

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representation of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-321024

(43) 公開日 平成9年(1997)12月12日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/3065

C 2 3 F 4/00

H 0 1 L 27/108

21/8242

H 0 1 L 21/302

C 2 3 F 4/00

H 0 1 L 27/10

F

E

6 8 1 B

審査請求 未請求 請求項の数11 O L (全 5 頁)

(21) 出願番号

特願平8-135028

(22) 出願日

平成8年(1996)5月29日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 望月 圭子

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝多摩川工場内

(72) 発明者 樋口 勝敏

神奈川県横浜市磯子区新磯子町33番地 株式会社東芝生産技術研究所内

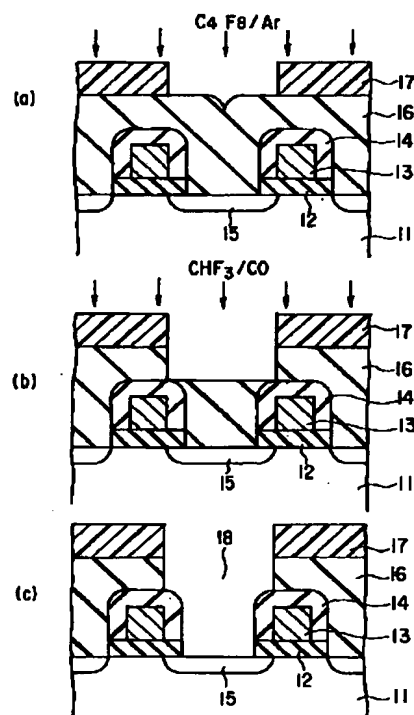
(74) 代理人 弁理士 鈴江 武彦 (外6名)

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】本発明は、DRAMにおけるビット線コンタクトなどのコンタクトホールを形成する場合において、下地のシリコン窒化膜が過度にエッチングされるのを防止できるようにすることを最も主要な特徴とする。

【解決手段】たとえば、シリコン基板11の表面にゲート絶縁膜12を介してゲート電極13を形成し、その表面および側壁をシリコン窒化膜14で被覆する。そして、そのシリコン窒化膜14の上層にシリコン酸化膜16を形成した後、それをレジストパターン17をマスクにエッチングし、ゲート電極13に対して自己整合的にコンタクトホール18を形成する。その際、まずはC₄F₈/Arの混合ガスを用いてエッチングを行い、上記シリコン窒化膜14がプラズマ中にさらされた後に、CHF₃/COの混合ガスに切り換えてエッチングするようになっている。



【特許請求の範囲】

【請求項1】 反応性イオンエッチングにより半導体基板の表面を処理するようにしてなる半導体装置の製造方法において、

水素結合を持たないフロロカーボン系ガスを含む第1の処理ガスを用いて、シリコン窒化膜に対して選択的にシリコン酸化膜をエッチングする第1の工程と、

水素結合を有するフロロカーボン系ガスとCOガスとを含む第2の処理ガスを用いて、シリコン窒化膜に対して選択的にシリコン酸化膜をエッチングする第2の工程とからなることを特徴とする半導体装置の製造方法。

【請求項2】 前記水素結合を持たないフロロカーボン系ガスは、プラズマ中に CF_2^+ イオンを多く生成できるものであることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】 前記プラズマ中に CF_2^+ イオンを多く生成できるフロロカーボン系ガスとは、 C_4F_8 であることを特徴とする請求項2に記載の半導体装置の製造方法。

【請求項4】 前記第1の処理ガスは、 C_4F_8 とArとの混合ガスであることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項5】 前記水素結合を有するフロロカーボン系ガスとは、 CHF_3 であることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項6】 前記水素結合を有するフロロカーボン系ガスとは、 CH_3F であることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項7】 前記シリコン窒化膜は、エッチング停止層として機能するものであることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項8】 前記シリコン窒化膜の表面が短時間エッチングされた後に、前記第1の工程に切り換えて前記第2の工程を実行することを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項9】 前記シリコン窒化膜の表面がプラズマ中にさらされた時点で、前記第1の工程に切り換えて前記第2の工程を実行することを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項10】 前記シリコン窒化膜の表面がプラズマ中にさらされたことを、エンドポイントモニタにより確認することを特徴とする請求項9に記載の半導体装置の製造方法。

【請求項11】 シリコン基板の表面にゲート絶縁膜を介して形成されたゲート電極の表面および側壁にシリコン窒化膜を形成し、このシリコン窒化膜の上層にシリコン酸化膜を形成した後、そのシリコン酸化膜に前記ゲート電極に対して自己整合的にコンタクトホールを形成する半導体装置の製造方法において、

$\text{C}_4\text{F}_8/\text{Ar}$ の混合ガスプラズマ中にて、前記シリコ

ン窒化膜に対して選択的に前記シリコン酸化膜をエッチングし、

前記シリコン窒化膜がプラズマ中にさらされた後、 CHF_3/CO の混合ガスプラズマ中にて、前記シリコン窒化膜に対して選択的に前記シリコン酸化膜をエッチングするようにしたことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、たとえばフロロカーボン系ガスをを用いた反応性イオンエッチングにより半導体基板の表面を処理するようにしてなる半導体装置の製造方法に関するもので、特に、SAC (Self Aligned Contact hole) エッチングプロセスを用いて、DRAMにおけるビット線コンタクトなどのコンタクトホールを形成する場合に用いられるものである。

【0002】

【従来の技術】 周知のように、フロロカーボン系ガスをを用いた反応性イオンエッチング (RIE) により、シリコン窒化膜を下地ストッパに、その上のシリコン酸化膜をエッチングしようとする場合、下地のシリコン窒化膜に対して高いエッチング選択比が要求される。

【0003】 さて、上記RIEにおいて、従来より一般的に用いられている、たとえば、フロロカーボン系の CHF_3 とCOとの混合ガスのプラズマ放電での、シリコン酸化膜のシリコン窒化膜に対するエッチング選択比は約0.8であり、同じく、 $\text{C}_4\text{F}_8/\text{CO}/\text{Ar}$ 混合ガスをを用いた場合のエッチング選択比は約1.2であった。

【0004】 このため、ウェーハの面内の不均一性から求められる、いわゆる、オーバーエッチングの際に下地のシリコン窒化膜の削れ量が過多となりやすく、工程上、問題となっていた。

【0005】 図4は、従来のフロロカーボン系ガスをを用いたRIEによって、DRAMにおけるビット線コンタクトなどのコンタクトホールを形成する際の工程について示すものである。

【0006】 すなわち、シリコン基板1の表面にゲート絶縁膜2を介して形成された多結晶シリコン膜からなるゲート電極3の表面および側壁にシリコン窒化膜4を形成し、このシリコン窒化膜4の上層に層間絶縁膜としてのシリコン酸化膜5を形成した後、拡散層6につながるコンタクトホール7を上記ゲート電極3に対して自己整合的に形成しようとする場合、レジストパターン8にしたがってシリコン酸化膜5のエッチングが行われる。

【0007】 この時、シリコン窒化膜4をエッチング停止層 (下地ストッパ) として用いることにより、多少のオーバーエッチングが行われて、シリコン酸化膜5の膜厚やエッチング速度などのばらつきが補償される。

【0008】 しかしながら、シリコン酸化膜5のシリコ

ン窒化膜4に対するエッチング選択比が不十分だと、下地のシリコン窒化膜4までもが過度にエッチングされ、場合によってはDRAMの信頼性を損う結果となる。

【0009】なお、下地のシリコン窒化膜4の過度のエッチングを防止するために、たとえば図5(a)，

(b)に示すように、いったん、エッチングがシリコン窒化膜4に達したところでコンタクトホール7の形成を中断し、レジストパターン9を形成し直した後に、再度、シリコン酸化膜5のエッチングを行う方法も提案されている。

【0010】ところが、この方法の場合、レジストパターン9を形成し直す際のマスクずれを完全には防止することが難しいため、コンタクトホール7をゲート電極3に対して自己整合的に形成できない。

【0011】

【発明が解決しようとする課題】上記したように、従来においては、シリコン酸化膜のシリコン窒化膜に対するエッチング選択比が不十分なため、下地のシリコン窒化膜の削れ量が過多となりやすいという問題があった。

【0012】そこで、この発明は、シリコン酸化膜のシリコン窒化膜に対するエッチング選択比を大幅に向上でき、下地のシリコン窒化膜が過度にエッチングされるのを防止することが可能な半導体装置の製造方法を提供することを目的としている。

【0013】

【課題を解決するための手段】上記の目的を達成するために、この発明の半導体装置の製造方法にあっては、反応性イオンエッチングにより半導体基板の表面を処理するようにしてなる場合において、水素結合を持たないフロロカーボン系ガスを含む第1の処理ガスを用いて、シリコン窒化膜に対して選択的にシリコン酸化膜をエッチングする第1の工程と、水素結合を有するフロロカーボン系ガスとCOガスとを含む第2の処理ガスを用いて、シリコン窒化膜に対して選択的にシリコン酸化膜をエッチングする第2の工程とからなっている。

【0014】また、この発明の半導体装置の製造方法にあっては、シリコン基板の表面にゲート絶縁膜を介して形成されたゲート電極の表面および側壁にシリコン窒化膜を形成し、このシリコン窒化膜の上層にシリコン酸化膜を形成した後、そのシリコン酸化膜に前記ゲート電極に対して自己整合的にコンタクトホールを形成する場合において、 C_4F_8 ／ Ar の混合ガスプラズマ中にて、前記シリコン窒化膜に対して選択的に前記シリコン酸化膜をエッチングし、前記シリコン窒化膜がプラズマ中にさらされた後、 CHF_3 ／ CO の混合ガスプラズマ中にて、前記シリコン窒化膜に対して選択的に前記シリコン酸化膜をエッチングするようになっている。

【0015】この発明の半導体装置の製造方法によれば、シリコン窒化膜のエッチングレートを抑制できるようになる。これにより、シリコン酸化膜のシリコン窒化

膜に対するエッチング選択比を十分に確保することが可能となるものである。

【0016】

【発明の実施の形態】以下、この発明の実施の形態について図面を参照して説明する。図1は、本発明の実施の一形態にかかる、フロロカーボン系ガスを用いたRIEによって、DRAMにおけるビット線コンタクトなどのコンタクトホールを形成する際の工程を示すものである。

10 【0017】たとえば同図(a)に示すように、シリコン基板11の表面にゲート絶縁膜12を介して多結晶シリコン膜からなるゲート電極13を形成し、その表面および側壁をシリコン窒化膜14で被覆した後、上記ゲート電極13をマスクとする拡散を行ってソース・ドレイン領域となる拡散層15を形成する。

【0018】そして、上記シリコン窒化膜14の上層に層間絶縁膜としてのシリコン酸化膜16を形成した後、レジストパターン17をマスクとしてエッチング処理(RIE)を行う。

20 【0019】たとえば、ここでのRIEは、まず、水素($C-H$)結合を持たない C_4F_8 ガスと Ar ガスとの混合ガス(第1の処理ガス)の流量を5／205sccmとし、圧力を40mTorr、RF出力を850Wとする条件の元で行われる。

【0020】そして、シリコン窒化膜14がエッチング停止層(下地ストップ)として用いられて、シリコン酸化膜16のエッチングが行われる。また、上記条件の元でエッチングが行われ、さらに、下地のシリコン窒化膜14の表面がプラズマ中にさらされた後もしくは短時間エッチングされた後においては、たとえば同図(b)に示すように、 $C-H$ 結合を有する CHF_3 ガスとCOガスとの混合ガス(第2の処理ガス)の流量を45／155sccmとし、圧力を40mTorr、RF出力を800Wとする条件に切り換えられてエッチングが行われる。

【0021】この切り換えのタイミングは、たとえば、上記シリコン窒化膜14の表面がプラズマ中にさらされることによって減少するCOの変化を、発光分光法などによってエンドポイントとしてモニタすることで、比較的に正確に検知できる。

40 【0022】こうして、エッチングの途中で条件を切り換えることにより、たとえば同図(c)に示すように、高選択性をもってシリコン酸化膜16がパターンニングされる、つまり、下地のシリコン窒化膜14の削れ量(エッチングレート)を抑制しつつ、上記ゲート電極13に対して自己整合的にコンタクトホール18を形成できる。

【0023】これにより、SACエッチングプロセスの実行が確実に可能となるため、セルサイズを大幅に低減できるとともに、小型で信頼性の高いDRAMが得られるようになる。

【0024】ここで、上記した本発明における、 C_4F_8/Ar の混合ガスでのエッチングの途中で、 CHF_3/CO の混合ガスでのエッチングに切り換えることにより、シリコン酸化膜16のパターニングが高選択性をもって可能となる理由について考察する。

【0025】図2は、シリコン窒化膜に対するエッチング選択比を、本発明と従来技術とを比較して示すものである。本発明のガス系によるプラズマ条件下においては、シリコン窒化膜14に対するエッチングレートが極端に減少する一方、シリコン酸化膜16のエッチングレートはほとんど落ちない。このため、シリコン窒化膜14に対するエッチング選択比を、従来技術に比して格段に向上させることが可能となる。

【0026】図3は、それぞれのガス系によるプラズマ条件下における、シリコン窒化膜14上での反応生成膜の組成をESCA分析した際の結果を示すものである。この分析の結果において、SiもしくはNの値が大きいということは、下地のシリコン窒化膜14が見えやすく、シリコン窒化膜14上に堆積した反応生成膜の膜厚が薄いことを意味する。

【0027】また、 C/F 比が大きいということは、有機物膜としての結合度が高く、反応生成膜としても強いことを意味する。このことから、 C_4F_8/Ar のガス系によるプラズマ条件下においては、シリコン窒化膜14上に成長する反応生成膜は厚いが、その膜は弱く、また、 CHF_3/CO のガス系によるプラズマ条件下においては、反応生成膜は薄い、強いことが分かる。

【0028】したがって、 C_4F_8/Ar の混合ガスを用いてエッチングを行い、その後、 CHF_3/CO の混合ガスを用いてエッチングを行う、本発明のガス系によるプラズマ条件下においては、理論上、シリコン窒化膜14上に、厚いが弱い(C/F 比が小さい)反応生成膜と薄い強い(C/F 比が大きい)反応生成膜とが連続して形成されることになる。

【0029】このことは、シリコン窒化膜14上に、かなり厚くて強い反応生成膜を形成することと等しく、よって、シリコン酸化膜14をイオンの衝撃から充分に保護できるようになる結果、シリコン窒化膜14に対するエッチングレートが落ちるものと考えられる。

【0030】すなわち、本発明のガス系によるプラズマ条件下においては、まず、 C_4F_8/Ar の混合ガスを用いてエッチングを行ってシリコン窒化膜14上に厚い反応生成膜を形成した後、その上に、 CHF_3/CO の混合ガスを用いて強い反応生成膜を成長させながらエッチングを行うことで、シリコン窒化膜14に対するイオンの衝撃を緩和させ、これにより、シリコン窒化膜14のエッチングレートを抑えて、シリコン窒化膜14が過度にエッチングされるのを防ぐことが可能となるものである。

【0031】しかも、シリコン窒化膜14に対するエッ

チング選択比が向上されることにより、高選択性をもってシリコン酸化膜16のパターニングが行えるようになるため、コンタクトホール18をゲート電極13に対して自己整合的に形成可能となる。

【0032】上記したように、シリコン窒化膜のエッチングレートを抑制できるようにしている。すなわち、まず、 C_4F_8/Ar の混合ガスを用いてエッチングを行ってシリコン窒化膜上に厚い反応生成膜を形成した後、その上に、 CHF_3/CO の混合ガスを用いて強い反応生成膜を成長させながらエッチングを行うようにしている。これにより、シリコン窒化膜に対するイオンの衝撃を緩和できるようになるため、シリコン酸化膜のシリコン窒化膜に対するエッチング選択比を十分に確保することが可能となる。したがって、シリコン酸化膜のシリコン窒化膜に対するエッチング選択比を大幅に向上でき、下地のシリコン窒化膜が過度にエッチングされるのを防止することが可能となるものである。

【0033】しかも、下地のシリコン窒化膜の削れ量が過多となるのを防ぐことが可能となるため、SACエッチングプロセスを高精度に実行できるものである。なお、上記した本発明の実施の一形態においては、第2の処理ガスとして CHF_3/CO の混合ガスを用いた場合について説明したが、これに限らず、たとえば CH_3F/CO の混合ガスを用いても同様の効果が期待できる。

【0034】また、DRAMに限らず、各種の半導体装置の製造に適用することが可能である。その他、この発明の要旨を変えない範囲において、種々変形実施可能なことは勿論である。

【0035】

【発明の効果】以上、詳述したようにこの発明によれば、シリコン酸化膜のシリコン窒化膜に対するエッチング選択比を大幅に向上でき、下地のシリコン窒化膜が過度にエッチングされるのを防止することが可能な半導体装置の製造方法を提供できる。

【図面の簡単な説明】

【図1】この発明の実施の一形態にかかる、DRAMにおけるビット線用コンタクトホールの形成工程を示す概略断面図。

【図2】同じく、シリコン窒化膜に対するエッチング選択比を、本発明と従来技術とを比較して示す概略図。

【図3】同じく、シリコン窒化膜上での反応生成膜の組成をESCA分析した結果を示す概略図。

【図4】従来技術とその問題点を説明するために示す、DRAMにおけるコンタクトホールの形成工程の概略断面図。

【図5】同じく、従来のDRAMにおけるコンタクトホールの他の形成工程を示す概略断面図。

【符号の説明】

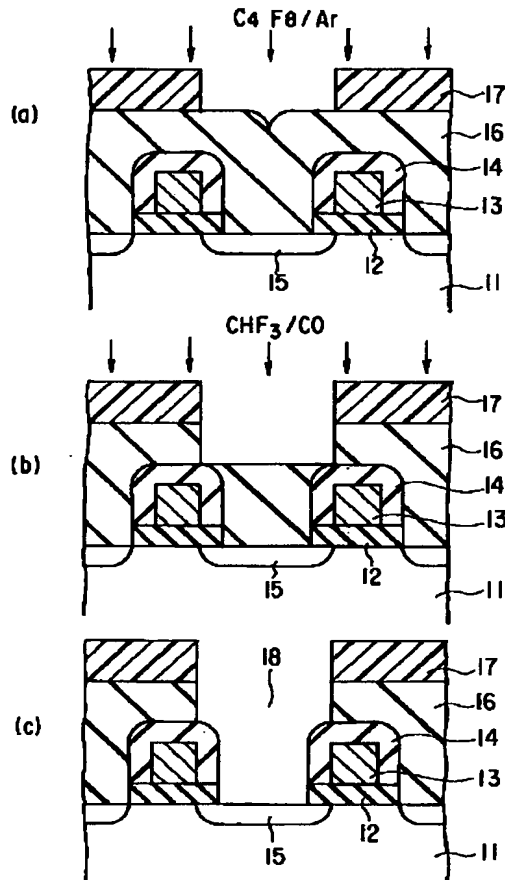
11…シリコン基板

12…ゲート絶縁膜

- 13…ゲート電極
14…シリコン窒化膜
15…拡散層

- * 16…シリコン酸化膜
17…レジストパターン
* 18…コンタクトホール

【図1】



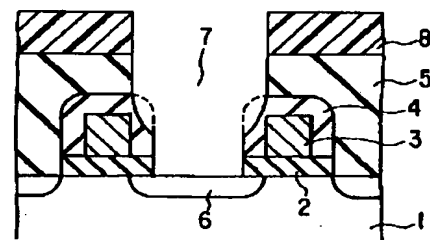
【図3】

条件	組成元素	Si	N	O	C	F	C/F
C_4F_8 / Ar		38.2	34.0	34.0	4492	4440	1.01
CHF_3 / CO		114.3	124.4	154.6	478.4	130.3	3.66
$C_4F_8/Ar \rightarrow CHF_3/CO$		15.7	25.4	89.7	487.7	381.5	1.28

【図2】

	条件	対SiN 選択比
本発明	$C_4F_8/Ar \rightarrow CHF_3/CO$	1.8
従来技術	$C_4F_8/CO/Ar$	1.2
	CHF_3 / CO	0.8
	CHF_3	2.6

【図4】



【図5】

